

Versuch D

Digitalelektronik

Aufgabenstellung (Kurzfassung)

Dr. Wolfgang Koch

Friedrich-Schiller-Universität Jena
Institut für Informatik
Lehrstuhl Advanced Computing

8. April 2016

A1 – Ausgangskennlinie simulieren

$I_D = f(U_{DS})$, zunächst der Einfachheit halber für festes $U_{GS} = 3V$, dann mit U_{GS} als Parameter, $U_{GS} = 0V, 1V, 2V, \dots 5V$.

Was sagt dieses Bild aus?

Quadratische Abstände der Äste im Abschnürbereich nachweisen.

Benutzen Sie das Modell: `.MODEL MNV1 NMOS VTO=1.4 KP=5.3E-3`
(natürlich mit Ihren vom Versuchstag abgeleiteten Parametern)

A2 – Übertragungskennlinie simulieren

Simulieren Sie die Übertragungskennlinie $I_D = f(U_{GS})$ bzw. $U_{DS} = f(U_{GS})$ der Schaltung aus der Versuchsvorbereitung mit PSpice und vergleichen Sie mit der in der Vorbereitung berechneten Kennlinie. Markieren Sie den Abschnürpunkt (im Bild $U_{DS} = f(U_{GS})$ $ABS(U_{GS} - U_{th})$ einzeichnen) und berechnen Sie den Restwiderstand für $U_{GS} = 5V$ (I_D und U_{DS} für $U_{GS} = 5V$ markieren). Erklären Sie den Zusammenhang der Kennlinien von A1 und A2 (vgl. auch V1)

A3 – Übertragungskennlinie messen

Messen Sie die Übertragungskennlinie $U_a = U_{DS} = f(U_{GS})$ (und $I_D = f(U_{GS})$) eines n-Kanal - MOSFET auf dem Experimentierboard, $R = 10k\Omega$ (auf dem Board rechts oben).

Messprogramme `mess3` und `mess2` (bzw. `mess2A` oder `mess2B`), Hinweise zur Hardware beachten, Aufbau erst dem Betreuer zeigen

V1 – Arbeitsgerade (V - Vertiefungsaufgabe, V1 oder V1 ist zu bearbeiten)

Arbeitsgerade für $R = 100\Omega$ einzeichnen in das Ergebnis von A1 (vgl. Skript GTI - Grundlagen der ET, S. 29 ff) - Arbeitspunkte für die einzelnen Äste bestimmen
(Probe: durch Simulation bestätigen - Programm von A2 mit $R = 100\Omega$)

V2 – Ein- und Ausschaltverhalten bei kapazitiver Last simulieren

$C = 100pF$ parallel zum Ausgang (auch mal $200pF$ probieren) (Skript GTI - Grundlg. der ET, S. 37 ff)
Transientenanalyse: `.TRAN 1ns 3000ns` Eingangsspannung `piecewise linear` (s. Kurzanleitung)
Ein- und Ausschaltzeiten (bis 90% des Endwerts) ermitteln (warum viel langsamer ge- als entladen?)

A4 – Übertragungskennlinie CMOS-Inverter messen

$U_a = f(U_{GS})$, Messprogramm `mess3`, Vergleich mit dem Ergebnis von A3
Logikpegel festlegen: Low, High, verboten

A5 – Strom im CMOS-Inverter simulieren

Modell des p-Kanal - MOSFET (an jedem Tag): `.MODEL MPV2 PMOS VTO=-3.1 KP=2.6E-3`
Diskussion des Ergebnisses

A6 – NAND-Gatter oder NOR-Gatter aufbauen (Betreuer legt den Typ fest)

Messprogramm `mess1`, Logikpegel aus A4 benutzen
Funktionsweise beschreiben, Schaltung und konkreter Aufbau gehören ins Protokoll

V3 – FF-Zelle aufbauen (an Stelle von A6 möglich)

Flipflop mit 4 Transistoren wie im S-RAM (s. Skript), Eingänge bleiben zunächst frei
Ansteuerung der Eingänge beim Funktionsnachweis über Widerstände,
Messprogramm `mess1`, Funktionsweise beschreiben